

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-168519

(43)Date of publication of application : 22.06.2001

(51)Int.Cl.

H05K 3/34
 B23K 1/00
 B23K 35/26
 C22C 13/00
 H01L 25/10
 H01L 25/11
 H01L 25/18
 // B23K101:42

(21)Application number : 11-344937

(71)Applicant : HITACHI LTD

(22)Date of filing : 03.12.1999

(72)Inventor : SHIMOKAWA HIDEYOSHI
 SOGA TASAO
 ISHIDA TOSHIHARU
 SERIZAWA KOJI
 NAKATSUKA TETSUYA

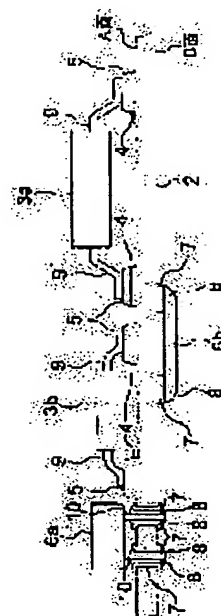
(54) MIXED MOUNTING STRUCTURE, MIXED MOUNTING METHOD, AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent peeling of a reflow soldering part at flow-soldering while soldering is performed within the heat-resistant range of a part, in a mixed mounting of flow and reflow using a lead-free solder.

SOLUTION: On a surface A of a substrate 2, electronic parts 3a and 3b are surface-connection-mounted by reflow soldering, and then on a surface B of the substrate 2, a lead 10 of an electronic part 6a on the A-side is flow-soldered to an electrode 7 for connection and mounting. Here, a solder 5 used for reflow-soldering on the A-side is a lead-free solder with constitution Sn-(1.5-3.5 wt.%) Ag-(0.2-0.8 wt.%) Cu-(0-4 wt.%) In-(0-2 wt.%) Bi, while a solder 8 used for flow-soldering on the B-side is a lead-free solder with composition of Sn-(0-3.5 wt.%) Ag-(0.2-0.8 wt.%) Cu.

[Fig. 1]



LEGAL STATUS

[Date of request for examination]

12.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-168519
(P2001-168519A)

(43) 公開日 平成13年6月22日 (2001.6.22)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
H 0 5 K 3/34	5 0 8 5 1 2	H 0 5 K 3/34	5 0 8 A 5 E 3 1 9 5 1 2 C
B 2 3 K 1/00 35/26	3 3 0 3 1 0	B 2 3 K 1/00 35/26	3 3 0 E 3 1 0 A
C 2 2 C 13/00		C 2 2 C 13/00	

審査請求 未請求 請求項の数7 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願平11-344937

(22) 出願日 平成11年12月3日 (1999.12.3)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 下川 英恵

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

(72) 発明者 曾我 太佐男

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

(74) 代理人 100078134

弁理士 武 頭次郎

最終頁に続く

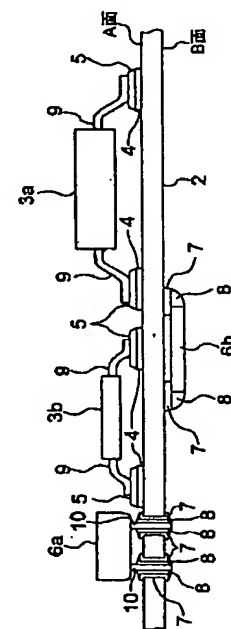
(54) 【発明の名称】 混載実装構造体及び混載実装方法並びに電子機器

(57) 【要約】

【課題】 鉛フリーはんだを用いたリフロー・フローの混載実装において、部品の耐熱性の範囲内ではんだ付けでき、フローはんだ付け時にリフローはんだ付部の剥離を起こさないようにする。

【解決手段】 基板2のA面で、リフローはんだ付けによって電子部品3a、3bを表面接続実装し、次いで、基板2のB面で、フローはんだ付けにより、A面側の電子部品6aのリード10を電極7にフローはんだ付けして接続実装する。ここで、A面側でリフローはんだ付けに用いるはんだ5は、Sn-(1.5~3.5wt%) Ag-(0.2~0.8wt%) Cu-(0~4wt%) In-(0~2wt%) Biの組成で構成される鉛フリーはんだであり、また、B面側でフローはんだ付けに用いるはんだ8は、Sn-(0~3.5wt%) Ag-(0.2~0.8wt%) Cuの組成で構成される鉛フリーはんだを用いる。

【図 1】



【特許請求の範囲】

【請求項1】 配線基板の一方の面に、 Sn-Ag-Cu 、あるいはこれに In 、 Bi のうち1種以上を添加した鉛フリーはんだを用い、リフローソルダーリングで電子部品を表面接続実装し、

該配線基板の他の面に、 Sn-Ag-Cu の3元系で構成される鉛フリーはんだを用い、フローソルダーリングで他の電子部品を接続実装したことを特徴とする混載実装構造体。

【請求項2】 請求項1において、

Sn-Ag-Cu の3元系で構成される前記鉛フリーはんだを、

$\text{Sn}-(0\sim 3.5\text{wt}\%)\text{Ag}-(0.2\sim 0.8\text{wt}\%)\text{Cu}$

の組成で構成したことを特徴とする混載実装構造体。

【請求項3】 請求項1または2において、

Sn-Ag-Cu 、あるいはこれに In 、 Bi のうち1種以上を添加した前記鉛フリーはんだを、

$\text{Sn}-(1.5\sim 3.5\text{wt}\%)\text{Ag}-(0.2\sim 0.8\text{wt}\%)\text{Cu}-(0\sim 4\text{wt}\%)\text{In}-(0\sim 2\text{wt}\%)\text{Bi}$

の組成で構成したことを特徴とする混載実装構造体。

【請求項4】 請求項1、2または3記載の混載実装構造体を備えたことを特徴とする電子機器。

【請求項5】 配線基板の一方の面に、 Sn-Ag-Cu 、あるいはこれに In 、 Bi のうち1種以上を添加した鉛フリーはんだを用い、リフローソルダーリングで電子部品を表面接続実装し、その後、該配線基板の他方の面に、 Sn-Ag-Cu の3元系で構成される鉛フリーはんだを用い、フローソルダーリングで他の電子部品を接続実装することを特徴とする混載実装方法。

【請求項6】 請求項5において、

フローソルダーリングで接続実装するために用いられる Sn-Ag-Cu の3元系で構成される前記鉛フリーはんだが、

$\text{Sn}-(0\sim 3.5\text{wt}\%)\text{Ag}-(0.2\sim 0.8\text{wt}\%)\text{Cu}$

の組成のはんだであることを特徴とする混載実装方法。

【請求項7】 請求項5または6において、

リフローソルダーリングで接続実装するために用いられる Sn-Ag-Cu 、あるいはこれに In 、 Bi のうち1種以上を添加した前記鉛フリーはんだが、

$\text{Sn}-(1.5\sim 3.5\text{wt}\%)\text{Ag}-(0.2\sim 0.8\text{wt}\%)\text{Cu}-(0\sim 4\text{wt}\%)\text{In}-(0\sim 2\text{wt}\%)\text{Bi}$

の組成のはんだであることを特徴とする混載実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子部品を配線基板に、鉛フリーはんだを用いることにより、リフローは

んだ付けとフローはんだ付けとで組み立てられた混載実装構造体及び混載実装方法並びに電子機器に関する。

【0002】

【従来の技術】 従来、 Sn-Pb 共晶はんだ（融点：183℃）を用いて電子部品実装が行われてきた。かかるはんだの各種の優れた特性から、配線基板の一方の面にリフローソルダーリング（はんだ付け部に予めはんだ層を設けておき、これらはんだ付け部のはんだ層を突き合わせ、これらはんだ層を加熱溶融させることにより、はんだ付けを行なうこと。リフローはんだ付けともいう）で電子部品を接続実装し、次に、他方の面にフローソルダーリング（はんだ付け部を溶融したはんだに接触もしくは浸漬させてはんだ付けを行なうこと。フローはんだ付けともいう）で電子部品を接続実装する、いわゆる混載実装（以下、かかる混載実装を、リフロー・フローの混載実装という）においても、プロセスや信頼性などでの問題点は少なく、また、部品の耐熱性も、 Sn-Pb 共晶はんだのはんだ付け温度に耐えられるものになっている。

【0003】 鉛を使用しない鉛フリーはんだとしては、特開平8-215880号公報（以下、従来技術1という）及び特開平10-193169号公報（以下、従来技術2という）に記載のものが知られている。

【0004】 従来技術1には、 Sn 残部、 Ag （0.5～3.5wt（重量）%）、 Cu （0.5～2.0wt%）からなり、溶融温度を低くでき、めくれ及び機械的強度の良好な鉛フリーはんだが記載されている。

【0005】 また、従来技術2には、1wt%以上5wt%以下の Ag と、夫々0.1wt%以上14wt%以下及び0.1wt%以上10wt%以下で両者の合計が15wt%以下の Bi 及び In と、0.1wt%以上2wt%以下の Cu とを含んで、残部が Sn と不可避不純物とからなる鉛フリーはんだ合金が記載されている。これは、 Sn-Ag 系はんだ合金の融点をさらに下げるとともにコストの上昇を抑え、良好な濡れ性と、室温はもとより高温下においても良好な機械的性質とを兼ね備えたものである。

【0006】

【発明が解決しようとする課題】 ところで、電子部品を高密度実装する場合、①配線基板の両面に実装できること、即ち、この配線基板の一方の面（A面）をリフローソルダーリングではんだ付けし、他方の面（B面）をフローソルダーリングなどではんだ付けするリフロー・フローの混載実装が必須になっている。この場合、フローソルダーリング時に基板は大きく反るが、A面のリフローソルダーリング継ぎ手を溶融させないことが高信頼性を確保するために必要である。

【0007】 さらに、この混載実装においては、多ピンのLSI（Large Scale Integration）端子を高密度で接続したり（②狭ピッチ接続）、不良の電子部品やなん

らかの理由で壊れた電子部品を取り外し、新たな電子部品を再取り付けする作業（③リペア作業）を、隣接の部品のはんだによる接続部を溶融させることなく、かつ、これら隣接の部品に熱影響を及ぼすことなく、行なうことができることなどが混載実装の必要条件である。

【0008】しかしながら、上記従来技術1、2は、回路基板の片面のみの実装においては有効であるが、上記の混載実装における要求に対応できる鉛フリーのはんだ材料及びはんだ付け方法について配慮されていない。

【0009】本発明の目的は、かかる問題点を解消し、鉛フリーはんだを用いて最も厳しい実装プロセスであるリフロー・フローの混載実装を高信頼度で実現できるようにした混載実装構造体及び混載実装方法並びに電子機器を提供することにある。

【0010】本発明の他の目的は、鉛フリーはんだを用いて最も厳しい実装プロセスであるリフロー・フローの混載実装において、部品の耐熱性の範囲内ではんだ接合でき、フローソルダリング時の配線基板の反りに対しても、リフローソルダリング継ぎ手が剥離を起こさない高信頼度ではんだ接合を可能にした混載実装構造体及び混載実装方法並びに電子機器を提供することにある。

【0011】本発明のさらに他の目的は、鉛フリーはんだを用いて最も厳しい実装プロセスであるリフロー・フローの混載実装において、接続部の熱疲労特性として、信頼性の評価条件としては厳しい部類に入る-55～125℃などの温度サイクル試験条件に対しても、保証できる継手を有する混載実装構造体及び混載実装方法並びに電子機器を提供することにある。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明による混載実装構造体は、電子部品を配線基板の一方の面に、Sn-Ag-Cu、あるいはこれにIn、Biのうち1種以上を添加した鉛フリーはんだを用いて、リフローソルダリングで表面接続実装し、他の電子部品を該配線基板の他方の面に、Sn-Ag-Cuの3元系で構成される鉛フリーはんだを用いて、フローソルダリングで接続実装して構成するものである。

【0013】また、本発明による混載実装構造体は、前記Sn-Ag-Cuの3元系で構成される鉛フリーはんだを、Sn-(0～3.5wt%)Ag-(0.2～0.8wt%)Cuの組成で構成するものであり、また、前記Sn-Ag-Cu、あるいはこれにIn、Biのうち1種以上を添加した鉛フリーはんだを、Sn-(1.5～3.5wt%)Ag-(0.2～0.8wt%)Cu-(0～4wt%)In-(0～2wt%)Biの組成で構成するものである。

【0014】本発明による電子機器は、上記の混載実装構造体を備えた構成をなすものである。

【0015】本発明による混載実装方法は、電子部品を

配線基板の一方の面に、Sn-Ag-Cu、あるいはこれにIn、Biのうち1種以上を添加した鉛フリーはんだを用いて、リフローソルダリングで表面接続実装し、その後、他の電子部品を該配線基板の他方の面に、Sn-Ag-Cuの3元系で構成される鉛フリーはんだを用いて、フローソルダリングで接続実装するものである。

【0016】また、本発明による混載実装方法は、電子部品を配線基板の一方の第1の面にSn-Ag-Cu、あるいはこれにIn、Biのうち1種以上を添加した鉛フリーはんだを用いて、リフローソルダリングで表面接続実装し、その後、他の電子部品を該配線基板の該第1の面とは反対側の第2の面に、Sn-Ag-Cuの3元系で構成される鉛フリーはんだを用いて、該第1の面ではんだ付け継手の温度をそのはんだの固相線温度以下に保ってフローソルダリングで接続実装するものである。

【0017】また、本発明による混載実装方法は、上記フローソルダリングで接続実装するために用いられるSn-Ag-Cuの3元系で構成される鉛フリーはんだを、

Sn-(0～3.5wt%)Ag-(0.2～0.8wt%)Cu

の組成のはんだとするものである。

【0018】また、本発明による混載実装方法は、上記リフローソルダリングで接続実装するために用いられるSn-Ag-Cu、あるいはこれにIn、Biのうち1種以上を添加した鉛フリーはんだを、

Sn-(1.5～3.5wt%)Ag-(0.2～0.8wt%)Cu-(0～4wt%)In-(0～2wt%)Bi

の組成のはんだとするものである。

【0019】以上のように、電子部品を配線基板の一方の面に、

Sn-(1.5～3.5wt%)Ag-(0.2～0.8wt%)Cu-(0～4wt%)In-(0～2wt%)Bi

の組成のはんだを用いて、リフローソルダリングで表面実装し、しかる後、他の電子部品を該配線基板の他方の面に、

Sn-(0～3.5wt%)Ag-(0.2～0.8wt%)Cu

の組成のハンダを用いて、フローソルダリングで接続実装しているので、混載実装を高信頼度で実現できる。この際、配線基板の上記一方の面のリフローソルダリングはんだ付け継ぎ手部の温度は、この配線基板の他方の面をフローソルダリングはんだ付けする際に、そのはんだの固相線温度以下に保って混載実装を行なうものである。

【0020】

【発明の実施の形態】以下、本発明の実施形態を図面に

より説明する。図1は電子機器などに用いられる本発明による混載実装構造体の一実施形態を示す構成図であって、1は混載実装構造体、2は配線基板、3aはQFP-LSI、3bはSOP-LSI、4は電極パッド、5はリフロー溶ダリングによるはんだ付け継ぎ手（リフローはんだ付け継ぎ手）、6aはリード部品、6bはチップ部品、7は電極、8はフロー溶ダリングによるはんだ付け継ぎ手（フローはんだ付け継ぎ手）、9、10はリードである。

【0021】同図において、この実施形態として示す鉛フリーはんだによる接続構造の混載実装構造体1は、配線基板2の一方の面（以下、A面という）に4方向にリード9を持つQFP-LSI3aや2方向にリード9を持つSOP-LSI3b、リード部品6aが実装され、また、他方の面（以下、B面という）にチップ部品6bが実装されているものとする。

【0022】配線基板2は耐熱性が最大260℃程度のガラスエポキシなどからなっており、この配線基板2のA面には、耐熱性が最大240℃であるQFP(Quad Flat Package)-LSI3aのリード9やSOP(Small Outline Package)-LSI3bのリード9、図示しないTSOP(Thin Small Outline Package)-LSIのリード、図示しないチップ部品の電極などが、このA面に設けられた電極パッド4にSn-Ag-Cu、あるいはこれにIn、Biのうち1種以上を添加した鉛フリーはんだを用いたリフロー溶ダリングによるはんだ付け継ぎ手、即ち、リフローはんだ付け継ぎ手5により、表面実装接続される。

【0023】一方、この配線基板2のB面には、リード部品6aのリード10が接続される電極7やチップ部品6bが接続されている電極7が予め設けられており、配線基板2と電極7を通して貫通する挿入孔が設けられている。ここで、リード部品6aは、配線基板2のA面側に配置されるものであるが、そのリード10は電極7に接続されるものである。

【0024】そこで、配線基板2の上記A面側の実装が終了すると、このB面でフローはんだ付け（上記のフロー溶ダリングによるもので、はんだ付け部を溶融したはんだに接触もしくは浸漬させて行なうはんだ付け）されるべきリード部品6aのリード10がA面側から貫通した配線基板2の挿入孔に挿入されている電極7の挿入孔に挿入され、このリード10の先端部がこの電極7から突出した状態に設定される。次に、かかる状態で、Sn-Ag-Cuの3元系の鉛フリーはんだを用いてフロー溶ダリングによるはんだ付け継ぎ手、即ち、フローはんだ付け継ぎ手8により、電極7にリード部品6aのリード10が実装接続される。このとき、チップ部品6bが接続される電極7にはんだ層のフローはんだ付け継ぎ手8が形成されることになり、かかるはんだ層を用いてフロー溶ダリング（即ち、フローはんだ付け）でチ

ップ部品6bが電極7に実装接続される。

【0025】以上のようにして、鉛フリーはんだによるこの実施形態のリフロー・フローの混載実装構造体が形成され、各種の電子機器に用いられるものであるが、この実施形態は、LSIなどの電子部品3（QFP-LSI3aやSOP-LSI3bなど）をガラスエポキシなどの配線基板2のA面に、Sn-Ag-Cu、あるいはこれにIn、Biのうち1種以上を添加した鉛フリーはんだを用いたリフローはんだ付け継ぎ手5で、接続実装し、その後、リード部品6aやチップ部品6bをガラスエポキシなどの配線基板2のB面に、Sn-Ag-Cuの3元系の鉛フリーはんだを用いたフローはんだ付け継ぎ手8で接続実装して構成されるものである。

【0026】なお、上記説明では、電子部品が実装される配線基板2として、耐熱性が低いこと、かつ反り易いことから、最適な接続が得られる条件範囲が狭いガラスエポキシ基板の場合を例としたが、セラミック基板の場合には、耐熱性も優れ、かつ反りも少ないので、熱疲労や配線基板の反りによる部品接続部の剥離の問題がガラスエポキシ基板の場合より少なくなるため、セラミック基板などにも充分適用することができる。

【0027】まず、ガラスエポキシなどからなる配線基板2のB面のフローはんだ付けプロセスに用いるはんだの組成は、Sn-(0~3.5wt%)Ag-(0.2~0.8wt%)Cuであり、Biを含まないSn-Ag-Cuの3元系の鉛フリーはんだを選択した。これは、Biを添加したはんだでは、フローはんだ付け温度を低くすることができ、配線基板2及び電子部品3の耐熱性の点から有利であるが、フローはんだ付け時に電極パッド7としてのCuパッドからフィレットが剥がれるリフトオフ現象が起こってしまう。その原因は、Biを含んだはんだでは、熔融温度に幅があるため、Biの偏析が起こり易いこと、接続強度が弱いことなどがあるためである。

【0028】そこで、リフトオフによる欠陥を防止するためには、冷却速度を速くすることが考えられるが、これを実際のプロセスで行なうためには、特別な冷却装置を備えたフローはんだ付け装置が必要となり、また、様々な配線基板11の厚さ及び様々な熱容量の電子部品を搭載した実装基板で確実に冷却速度を制御することは難しい。

【0029】このために、フローはんだ付けのためのはんだを、Biを含まないSn-Ag-Cuの3元系の鉛フリーはんだとしたものである。このSn-Ag-Cuの3元系の鉛フリーはんだの組成範囲としては、Agの添加量は、Ag₃Snの初晶が発生しない範囲として、3.5wt%までとし、Cuの添加量は、0.8wt%を越えると、伸びが低下してくるため、上限を0.8wt%とした。また、若干Cuが含まれることにより、CuパットやCuリードなどをはんだ付け対象とする場

合、Cuの食われ防止に効果があるため、Cuの添加量の下限を0.2wt%とした。かかるはんだ組成を用いることにより、フローはんだ付け面のリフトオフ欠陥を防ぐことができる。

【0030】しかし、上記のはんだの組成範囲では、融点が約215℃～230℃となるが、配線基板2内の温度の不均一な分布を考慮すると、フローはんだ付け面は電子部品3の耐熱温度である約240℃まで加熱されなければならない。さらに、フローはんだ付けでは、加熱時間が短いため、場合によっては、250℃付近までの加熱が必要とされる。

【0031】従って、配線基板2のA面のリフローはんだ付け継ぎ手5は、このフローはんだ付けプロセスに初期的に耐えられ、かつ使用時の耐熱疲労特性も充分確保できるはんだ組成でなくてはならない。

【0032】次に、上記の制約を考え、A面のリフローはんだ付けに用いる鉛フリーはんだの組成の実施例について説明する。

【0033】鉛フリーはんだを用いたリフローはんだ付けにおいては、高温に曝される時間がフローはんだ付けと比較して長く、冷却速度も遅いため、基板11や電子部品3の耐熱性が問題となってくる。現状の基板11や電子部品3の耐熱性を損なわないためには、(a)電子部品3の表面の温度を最高ほぼ240℃以下とする必要がある。また、鉛フリーはんだとして、Sn-Agの2元系やSn-Ag-Cuの3元系が考えられるが、液相線温度からこれらが正常にぬれるためには、(b)接続温度として、Sn-Agの2元系の鉛フリーはんだでは、最低225℃、Sn-Ag-Cuの3元系の鉛フリーはんだでは、最低220℃が必要である。

【0034】リフロー炉として、炉内温度のばらつきが小さい強制対流型のものを用いても、約300mm角レベルの大型の配線基板2上の継ぎ手部の温度のばらつきは約10～15℃であるため、最高部の温度を240℃とすると、あるはんだ付け継ぎ手では、225℃程度になる可能性があり、ぬれを確保できる最低のレベルとなる。従って、部材の耐熱性が確保でき、または、炉内の温度ばらつきを低減した条件では、Sn-Ag-Cuの3元系の鉛フリーはんだをリフローはんだ付けに用いることができるが、耐熱性の悪い部品や部品の熱容量の差が大きく、配線基板2内の温度ばらつきが大きい場合には、高信頼性を確保できる他のはんだが必要である。

【0035】このため、リフロー温度を下げる必要がある、Sn-Ag-Cu系にBiを添加したSn-Ag-Bi-Cuの4元系の鉛フリーはんだを検討した。

【0036】はんだ中のAg、Cuの濃度を夫々3wt%、0.7wt%に固定し、Biを添加したときの融点を図2に示すが、Biの添加量が3wt%では、液相線温度が216℃、Bi添加量が5wt%では、液相線温度は213℃まで下がり、部品の耐熱温度や炉内温度の

ばらつきなどを考慮すると、リフローはんだ付けが容易になってくる。Biを6wt%以上添加すると、さらに融点が下がるので、リフローはんだ付けはさらに容易になる。

【0037】しかし、Biの添加量が多くなると、次のような問題を引き起こすことがわかった。

【0038】第1の問題は、Biの添加量が約5wt%以上に増加すると、材料の伸び特性が、図3に示したように、低下してしまうことである。はんだ材料の伸び特性が低下すると、接続時あるいは使用時に、リフローはんだ付け継ぎ手5に発生する熱応力を緩和できなくなり、信頼性を大幅に低下させる。

【0039】第2の問題は、Biの添加量が約5wt%以上に多くなると、接合界面の強度(ピール強度)が低下してしまうことである。LSIのリードとして一般的に用いられている42AlloyリードフレームにSnメッキを施したリード、及び配線基板2の電極材料として用いられているCuに対して、Sn-3wt%Ag-0.7wt%Cuの組成のはんだにBiを添加したときの接合界面の強度(垂直方向のピール強度)を夫々図4及び図5に示すが、Biの量が増えるに従って接続強度が低下していることがわかる。

【0040】このような強度低下は、特に、現在よく用いられているSn-10wt%Pbでメッキされた42Alloyリードに対して顕著になる。この結果を図6に示すが、Biが2wt%添加されても、界面強度が大幅に低下することが分かる。この強度低下の原因は、Biの偏析によるものと考えられる。特に、Pb入りメタライズの場合の強度低下は、はんだ中のBiやSnとメッキ膜中から混入したPbとがSn-Pb-Bi低温相(97℃)を形成することに起因すると考えられる。

【0041】図7は図6に示した強度評価サンプルの接続部のDSC(示差走査熱量測定:differential scanning calorimetry)測定結果(温度(℃)とヒートフロー(mcal/sec)との関係)を示すものである。但し、図7(a)はBiの添加量が0wt%、図7(b)はBiの添加量が4wt%、図7(c)はBiの添加量が7wt%の場合を夫々示し、Ag、Cuの添加量を、上記のように、一定としている。

【0042】はんだ中のBi量が約4wt%までは、図7(a)、(b)に示すように、180℃付近まで熔融に伴う吸熱ピークは見られないが、Biが約7wt%になると、図7(c)に示すように、低温相が見られることになる。このような低温相の形成は、実使用環境での劣化を早めることになる。

【0043】第3の問題は、このように接続強度の弱いリフローはんだ付け継ぎ手5は、電子部品3の大きさによっては、配線基板2のB面でのフローはんだ付け時の配線基板2の反りに耐えきれず、剥離破壊を起こしてしまうことである。この例を次に示す。

【0044】 $\text{Sn}-3\text{Ag}-0.7\text{Cu}-5\text{Bi}$ はんだ(融点: $204\sim 213^{\circ}\text{C}$)で配線基板2のA面に大型のQFP-LSI(リード: 42Alloy に Sn メッキ)をリフローはんだ付けし、次に、B面に、 $\text{Sn}-3\text{Ag}-0.5\text{Cu}$ はんだ(融点: 218°C)を用いて、 250°C でフローはんだ付けを行なった。 $\text{Sn}-3\text{Ag}-0.7\text{Cu}-5\text{Bi}$ はんだによるリフローはんだ付けプロセス後、即ち、フローはんだ付け前のLSIのリフローはんだ付け継ぎ手14の強度は、 45° 方向のピール試験によると、 $\text{Sn}-\text{Pb}$ 共晶とほぼ同じであり、充分な強度を有していた。また、 $-55\sim 125^{\circ}\text{C}$ の温度サイクル試験を行なっても、QFP-LSI3aのリフローはんだ付け継ぎ手5では、1000サイクルを充分クリアできるレベルであった。しかし、このリフローはんだ付け継ぎ手14は、フローはんだ付け後、剥離を起こした。この原因を調べるため、フローソルダリングのプロセス(以下、フロープロセスという)時に剥離したりリフローはんだ付け継ぎ手14の破面についてEDX(エネルギー分散形X線分析法: energy dispersive X-ray spectroscopy)分析を行なった結果、破壊場所はリード9とはんだ14との界面であって、図8に示すように、界面(分析箇所A)には、Biが46wt%とはんだ中の添加率(5wt%)に比べて、大量に含まれていることが分かった。

【0045】このことからして、この接合界面においては、フロープロセス時に固相線の 204°C 近くまで上昇し、さらに、配線基板2の反りも加わるため、界面に沿ってBiが偏析(濃度の増加)して接続強度が低下し、この場合、剥離を起こしたものと考えられる。さらに、Biの添加量の多いはんだでは、フロープロセス時にリフローはんだ付け継ぎ手5の再溶融が起り、かかる現象がさらに顕著になる。

【0046】他方、仮にリフロー・フローの混載実装のプロセスで初期的に剥離などの問題はなかったとしても、フロープロセス時の熱により、接続界面でBiの濃度が増加すると、電子部品3のリードの剛性が高く、応力的に厳しいSOP-LSIやTSOP-LSIなどでのリフローはんだ付け継ぎ手14は、 $-55\sim 125^{\circ}\text{C}$ の温度サイクル条件では、目標寿命を満たすことができない。即ち、電子部品3中のスイッチのON、OFF動作に伴う温度サイクルによって劣化し、弱い応力でも破壊を起こしてしまう接続構造となる。従って、フローはんだ付けの際には、大型LSIのA面でのリフローはんだ付け継ぎ手14の温度が少なくとも固相線温度以下に保つことが高信頼性を保つ上で重要な条件となる。

【0047】以上のことからして、Biの添加量はなるべく少なくする必要がある。Biの $\text{Sn}-\text{Ag}-\text{Cu}$ はんだの Sn 晶への固溶限が約1.5wt%であるため、それ以上Biを添加すると、融点は下げられるものの、固溶できないBiが析出して機械的特性、特に、図3に

示したように、信頼性に大きな影響を与える伸びの低下によって脆化し、かつ、接合界面の強度低下を起こすことになる。

【0048】図9は $\text{Sn}-3\text{Ag}-0.7\text{Cu}$ の組成にBiを添加したときの引張強度を示すものであるが、Biの添加量が増加するにつれてはんだの引っ張り強度が増大し、硬くなっていることがわかる。従って、図3から明らかなように、Biの添加量が2wt%までは伸びの劣化はないため、Biの添加量が2wt%まではバルク材料の特性は優れていると言え、この添加量の上限値は2wt%であることがわかった。

【0049】逆に、Biを僅かでも添加することにより、はんだの表面張力が低減し、また、流動性が増加するため、狭ピッチリードのLSIに対するブリッジの低減及びチップ立ちの防止に著しい効果があり、この性質を利用して歩留まり向上に役立てることができる。

【0050】以上のことから、はんだバルク材の特性と耐ブリッジ性などの観点から、Biの添加量として2.0wt%が上限であることを見出した。これ以上のBiの添加量は界面の強度低下につながり、混載実装構造体1における配線基板2のリフローソルダリングする面用のはんだとしては適さない。

【0051】以上はBiの添加であったが、同様に、はんだ付け温度を低くして、かつ高信頼性を確保するため、配線基板2のA面のリフローはんだ付けに用いる鉛フリーはんだとして、 $\text{Sn}-\text{Ag}-\text{Cu}$ はんだへのIn添加も検討した。

【0052】まず、In添加による融点への影響についてみると、 $\text{Sn}-3\text{Ag}-0.7\text{Cu}$ はんだへのInの添加は、図10に示すように、Biに対して示す図2と同様に、 $\text{Sn}-3\text{Ag}-0.7\text{Cu}$ はんだへのその添加量の増加とともに融点を低下させる傾向がある。しかし、図11に示すように、 $\text{Sn}-\text{Ag}-\text{Cu}$ はんだへのInの添加量を増加させても、図3と比較して明らかなように、Biの場合ほど顕著な伸び特性の劣化が起こらないことがわかった。また、図12に示すように、 Sn メッキを施した 42Alloy リードに対しても、図4と比較して明らかなように、Biの場合ほど顕著なピール強度の低下を起こさないことがわかった。さらに、 $\text{Sn}-\text{Ag}-\text{Cu}$ の3元系はんだに対し、Biの添加量とInの添加量とをともに変化させた実験を行ない、その系でも、はんだ付け継ぎ手の機械的な信頼性はBiの添加量で決まり、Inの添加量は機械的特性をほとんど損うことなく、融点を低下される作用をなすことが明らかになった。

【0053】次に、Biの添加範囲を考慮してIn添加量の詳細な検討を行なった結果について説明する。

【0054】図13は $\text{Sn}-3\text{Ag}-0.7\text{Cu}$ はんだを例としたときのBi、Inの添加量に対する液相線温度、固相線温度の変化を示す図であって、縦軸は温度、

横軸の左半分は0～5wt%のBiの添加範囲を、右半分は0～5wt%のInの添加範囲を夫々示している。

【0055】また、図14は、図13と同様のSn-3Ag-0.7Cuはんだを例とし、Bi、Inの添加量に対する伸びの変化を示す図であって、縦軸は伸びを示し、横軸は図13と同様である。

【0056】図13及び図14では、いずれにおいても、Sn-3Ag-0.7CuはんだでのBiの添加量を2wt%とし、このときのInの添加量を0～5wt%と変化させたときの液相/固相線温度、伸びの変化を夫々の図面の右半分に破線で示している。

【0057】図13によると、例えば、Sn-3Ag-0.7Cu-2Bi-3In (Sn-3Ag-0.7CuにBiを2wt%、Inを3wt%添加) はんだの融点がSn-3Ag-0.7Cu-5Biはんだのそれに近く、Sn-3Ag-0.7Cu-2Biはんだのそれよりも低いことがわかる。これより、Sn-3Ag-0.7Cu-2Bi-3Inはんだのリフロー温度は、Sn-3Ag-0.7Cu-5Biはんだ並みで可能である。

【0058】一方、図14によると、Inが添加されても伸びの劣化はほとんどなく、また、接続強度の劣化も少ないため、配線基板2の裏面(B面)のフロープロセスでも初期的に充分耐えられ、かつ長期的な熱疲労特性も問題ない。

【0059】以上のことからして、上記のはんだ組成は混載実装構造体1における上記課題を解決できるものである。

【0060】同様に、Biの添加量が2wt%までの範囲において、Inの添加量を変化させる実験を行なった結果、Inの添加量が4wt%までの範囲では、配線基板2の目的とするA面のリフローはんだ付け用の鉛フリーはんだ組成が得られることがわかった。これは、Inの添加量が4wt%以上になると、固相線温度が低くなり、配線基板2の裏面(B面)のフローはんだ付けプロセスに初期的に耐えられなくなるためである。しかも、Inが高価であることから、コストの面やInが酸化され易いということのため、ペーストの保管性や印刷性などの影響が出やすいこと、及び固相線温度が下がってSn-In-Pb-Biと考えられる低温相が出やすくなるため、はんだ組織が不安定になるなどの問題がある。以上の理由から、Inの添加量の上限値を4wt%とした。

【0061】また、Cuの組成範囲は、機械的特性を損ねないで、Sn-Ag結晶の融点を数度下げる効果がある範囲とした。Cuの添加量は、0.8wt%を越えると、図15に示したように、Cuを添加しないものに比べて伸びが低下してくるため、Cuの添加量の上限を0.8wt%とした。しかも、Cuが若干添加されることは、CuパットやCuリードなどを対象とする場合、

Cuの食われ防止にも効果がある。このため、Cuの添加量の下限を0.2wt%とした。

【0062】Agの添加量については、その添加量を1.5wt%以下とすると、融点の上昇と機械的特性の低下が生ずる。また、その添加量を3.5wt%以上とすると、同様に融点の上昇があるとともにAg3Snの初晶が大きく成長するため、機械的特性が低下し、さらには、コスト高にもなる。従って、Agの添加量は1.5～3.5wt%とした。

【0063】以上からして、配線基板2のA面を鉛フリーはんだを用いてリフローはんだ付けし、B面を鉛フリーはんだを用いてフローはんだ付けする際に、このA面のリフローはんだ付け用の鉛フリーはんだの組成としては、Sn-Ag-Cu、あるいはこれにIn、Biのうち1種以上を添加した

Sn-(1.5～3.5wt%)Ag-(0.2～0.8wt%)Cu-(0～4wt%)In-(0～2wt%)Bi

にすることが最適であることを究明することができた。

【0064】従って、図1に示す実施形態としてのリフロー・フローの混載実装構造体1において、配線基板2のA面に対して、上記組成範囲のSn-Ag-Cu、あるいはこれにIn、Biのうち1種以上を添加した鉛フリーはんだを用いてリフローはんだ付けを行ない、次に、この配線基板2のB面に対して、上記組成範囲のSn-Ag-Cuの3元系の鉛フリーはんだを用いてフローはんだ付けを行なうことにより、配線基板2や電子部品3、6aの耐熱性の範囲内で初期的な不良を起さず、かつ、長期的にも、優れた熱疲労特性を持つという優れた効果が得られることになる。

【0065】次に、図1を用いてリフロー・フロー混載プロセスの実施例について具体的に説明する。

【0066】〔実施例1〕配線基板2として250mm×300mmのガラスエポキシ基板を用い、この配線基板2のA面に、208ピンのQFP-LSI3aやSOP-LSI3b、チップ部品6aなどをリフローはんだ付けした。この場合、リフローはんだ付けに用いる鉛フリーはんだとして、4元系の鉛フリーはんだであるSn-3Ag-0.7Cu-5Biはんだ(融点:204～213℃)を用いたものを比較例とし、また、上記の5元系の鉛フリーはんだであるSn-3Ag-0.7Cu-2Bi-3Inはんだ(融点:203～212℃)を用いたものを実施例1とした。なお、これらはんだとしては、無洗浄タイプのはんだペースト〔はんだ粒径:平均30μm、塩素含有量:0.05wt%、フラックス含有量:10%〕を用い、プレヒート温度を150±15℃、継ぎ手温度maxを235℃として、空気中でリフローはんだ付けした。

【0067】このときの配線基板2の表面温度はmax 243℃(ガラスエポキシ基板の耐熱性: max 260

℃)、上記の電子部品3, 6aの表面は $\max 238^{\circ}\text{C}$ (部品の耐熱性: $\max 240^{\circ}\text{C}$)である。使用したリフロー炉は、強制循環型の赤外炉である。また、QFP-LSI3aのリードのピッチは0.5mm, 0.4mmである。このとき、リフローはんだ付けを行なったのはんだ接続部(はんだ付け継ぎ手)は、比較例、実施例1のいずれにおいても、全く問題はなかった。

【0068】以上のリフローはんだ付け後、実施例1の配線基板2のB面では、上記の3元系の鉛フリーはんだである $\text{Sn}-3\text{Ag}-0.5\text{Cu}$ はんだ(融点: 218°C)を用い、また、比較例の配線基板2のB面では、2元系の鉛フリーはんだである $\text{Sn}-0.7\text{Cu}$ はんだ(融点: 227°C)を用いて、夫々 $\max 235^{\circ}\text{C}\sim\max 260^{\circ}\text{C}$ の範囲でフローはんだ付けを行なった。

【0069】このフローはんだ付けにより、配線基板2のA面を $\text{Sn}-3\text{Ag}-0.7\text{Cu}-5\text{Bi}$ はんだでリフローはんだ付けした比較例では、QFP-LSI3aの1辺で剥がれたリード9が見られた。また、剥がれなかったリード9についても、同一位置のリード継ぎ手が弱いことが分かった。接合されている近傍のリード継ぎ手は強いので、配線基板2の反りによってある一定位置に負担がかかり、そこで集中的に剥離するモードと判断した。フロー温度を低くして配線基板2のA面の温度を下げた場合についても検討したが、フローはんだ付け面で溶融不足の箇所がいくつか見られたが、初期的には破断は見られず、A面のリフローはんだ付け側には問題がなかった。しかし、リードが短かく、応力的に厳しいT-SOP-LSI(図1で図示せず)は、その後の $-55\sim 125^{\circ}\text{C}$ の温度サイクル試験での寿命が、目標としている1000サイクルをクリアできず、500~750サイクルで断線した。従って、リフロー・フロー混載プロセスに耐えられず、かつ、寿命でも問題があるので、配線基板2のB面で $\text{Sn}-\text{Ag}-\text{Cu}$ 3元系の鉛フリーはんだでフローはんだ付けを行なう前に、これとは反対側のA面で $\text{Sn}-3\text{Ag}-0.7\text{Cu}-5\text{Bi}$ はんだでリフローはんだ付けによる接続構造は、混成実装構造体として良好な性能を得ることが困難であると判断した。

【0070】これに対して、実施例1では、 $\text{Sn}-\text{Ag}-\text{Cu}-\text{Bi}-\text{In}$ の5元系の鉛フリーはんだである $\text{Sn}-3\text{Ag}-0.7\text{Cu}-2\text{Bi}-3\text{In}$ はんだで配線基板2のA面をリフローはんだ付けすると、この後のフローはんだ付けでも、フローはんだ付けの条件によらず、リードの剥離は起らなかった。さらには、その後の $-55\sim 125^{\circ}\text{C}$ の温度サイクル試験でも1000サイクル以上をクリアできた。これより、融点、はんだ付け温度は $\text{Sn}-3\text{Ag}-0.7\text{Cu}-5\text{Bi}$ はんだ並みで、しかも、高信頼性のはんだ組成を得ることができた。

【0071】また、配線基板2のA面のリフローはんだ付けを $\text{Sn}-3\text{Ag}-0.7\text{Cu}-1\text{Bi}-2\text{In}$ はんだで行ない、その後の配線基板2のB面のフローはんだ付けを $\text{Sn}-3\text{Ag}-0.7\text{Cu}$ はんだで行ない、上記と同様の実験を行なったが、この場合でも、初期的及び長期信頼性の面でも問題がなかった。即ち、 $\text{Sn}-3\text{Ag}-0.7\text{Cu}-1\text{Bi}-2\text{In}$ はんだでリフローはんだ付けした後、 $\text{Sn}-3\text{Ag}-0.7\text{Cu}$ はんだを用い、 250°C のはんだ浴温度でかつ $1\text{m}/\text{min}$ のコンベア速度でフローはんだ付けを行なったが、リフローはんだ付け継ぎ手5が最大 195°C まで上昇した。これは、リフローはんだ付け用のはんだの固相線温度以下であり、リフローはんだ付け継ぎ手5を再溶融させず、かつ、配線基板2の反りに対しても充分な接合界面強度を確保していることから、混載実装に耐えられる組み合わせである。なお、電子部品のリードの表面処理は $\text{Sn}-10\text{wt}\%\text{Pb}$ メッキであるため、その融点も多少低下するが、それでも、再溶融現象は起きていなかった。

【0072】さらに、 In の添加量を多くして融点を下げた $\text{Sn}-3\text{Ag}-0.7\text{Cu}-2\text{Bi}-4\text{In}$ はんだの場合でも、同様に、プロセス及び信頼性をクリアできた。

【0073】次に、 $\text{Sn}-3\text{Ag}-0.7\text{Cu}-3\text{In}$ はんだ(融点: $207\sim 216^{\circ}\text{C}$)と $\text{Sn}-3\text{Ag}-0.7\text{Cu}$ はんだとを用いてリフローはんだ付けを行なった結果を示す。

【0074】 $\text{Sn}-3\text{Ag}-0.7\text{Cu}-3\text{In}$ はんだの継ぎ手の温度は $\max 236^{\circ}\text{C}$ であって、耐熱性はクリアできる。また、 $\text{Sn}-3\text{Ag}-0.7\text{Cu}$ はんだによるリフローはんだ付け時の継ぎ手の温度は、従来型の赤外線リフロー炉ではんだ付けを行なうと、 $\max 245^{\circ}\text{C}$ であって、このときの配線基板2の表面温度は $\max 265^{\circ}\text{C}$ であり、基板の耐熱温度を越えていた。また、電子部品3, 6などの表面温度も $\max 245^{\circ}\text{C}$ となり、部品の膨れや異臭が発生した。しかし、炉内の温度分布を低減した強制対流型のリフロー炉を用いることにより、耐熱性の範囲内でリフロー可能であることを確認した。従って、これらについて、配線基板2のB面のフローはんだ付けは $\text{Sn}-3\text{Ag}-0.7\text{Cu}$ はんだを用いて行ない、はんだ付け継ぎ手の信頼性評価を行なった。これらのリフロー・フロー混載プロセスではんだ付け継ぎ手の剥がれはなかった。この理由は、 Bi が含まれていないため、接合界面の強度が高いことによるものと考えられる。温度サイクル試験を行なった結果は、両者とも、 $-55\sim 125^{\circ}\text{C}$ の温度サイクル試験では、1000サイクル以上をクリアし、信頼性として充分優れている。

【0075】これらの結果から、本発明に係る $\text{Sn}-\text{Ag}-\text{Cu}$ 、あるいはこれに In 、 Bi のうち1種以上を添加した鉛フリーはんだ、即ち、 $\text{Sn}-(1.5\sim 3.5\text{wt}\%)\text{Ag}-(0.2\sim 0.8\text{wt}\%)\text{Cu}-(0\sim 2\text{wt}\%)\text{Bi}-(0\sim 4\text{wt}\%$

96) In

は、リフロー・フロー混載実装において、バランスのとれた優れた組成であることが確認された。なお、リフロー・フロー混載実装のように、始めにリフローはんだ付けを行ない、その後にフローはんだ付けを行なう場合、始めに行なうリフローはんだ付け用の材料の方が、その後のフローはんだ付け用の材料より融点が高いたことが従来の方法であったが、本発明においては、リフローはんだ付け用の材料の方の融点がBi, Inを添加した場合は低くなり、従来と異なる方法である。

【0076】また、配線基板2のA面のリフローはんだ付け用のはんだ組成は、混載実装の場合に限らず、リフロー面だけに用いてもよい。

【0077】さらに、リフロー・リフロー・フローの混載実装、またその他の別付け部品があっても、上記組み合わせで高信頼な実装基板を得ることができる。

【0078】さらにまた、階層はんだ付けが必要な場合には、Sn-58Biはんだ、またはこの周辺の組成にAg, Cuなどを少量加えたはんだによる階層接続も可能である。

【0079】

【発明の効果】以上説明したように、本発明によれば、鉛フリーはんだを用いて最も厳しい実装プロセスであるリフロー・フローはんだ付けの混載実装を高信頼度で実現できる効果を奏する。

【0080】また、本発明によれば、鉛フリーはんだを用いて最も厳しい実装プロセスであるリフロー・フローはんだ付けの混載実装において、部品の耐熱性の範囲内ではんだ接合でき、フローはんだ付け時の基板の反りに対しても、フローはんだ付け前に行なったリフローはんだ付けのはんだ継ぎ手が剥離を起こさない、高信頼度ではんだ接合を可能にすることができる。

【0081】さらに、本発明によれば、鉛フリーはんだを用いて最も厳しい実装プロセスであるリフロー・フローはんだ付けの混載実装において、接続部の熱疲労特性として、-55～125℃の温度サイクル試験条件に対しても保証できるはんだ付け継ぎ手を有する混載実装構造体を実現することができる。

【0082】さらにまた、本発明によれば、鉛フリーはんだを用いて最も厳しい実装プロセスであるリフロー・フローはんだ付けの混載実装において、耐熱疲労特性、耐クリープ性及び耐高温に優れ、かつ高密度実装に対して高歩留まりで実装することが可能となる。

【図面の簡単な説明】

【図1】本発明による混載実装構造体の一実施形態を示す構成図である。

【図2】Sn-3Ag-0.7CuはんだにBiを添加

したときの液相線温度及び固相線温度の変化を示す図である。

【図3】Sn-3Ag-0.7CuはんだにBiを添加したときの20℃における伸びの変化を示す図である。

【図4】Sn-3Ag-0.7CuはんだにBiを添加したときのSnメッキした42アロイリードとのピール強度を示す図である。

【図5】Sn-3Ag-0.7CuはんだにBiを添加したときのCuに対するピール強度を示す図である。

【図6】Sn-3Ag-0.7CuはんだにBiを添加したときのSn-10Pbメッキした42アロイリードとのピール強度を示す図である。

【図7】Biの添加量が異なるSn-3Ag-0.7CuはんだのDSC測定結果を示す図である。

【図8】剥離部のEDX分析結果を示す図である。

【図9】Sn-3Ag-0.7CuはんだにBiを添加したときの20℃における引張強度を示す図である。

【図10】Sn-3Ag-0.7CuはんだにInを添加したときの固相線温度及び液相線温度を示す図である。

【図11】Sn-3Ag-0.7CuはんだにInを添加したときの20℃における伸びを示す図である。

【図12】Sn-3Ag-0.7CuはんだにInを添加したときのSnメッキした42アロイリードとのピール強度を示す図である。

【図13】Sn-3Ag-0.7CuはんだにBiとInとを添加したときの固相線温度及び液相線温度並びにリフロー温度を示す図である。

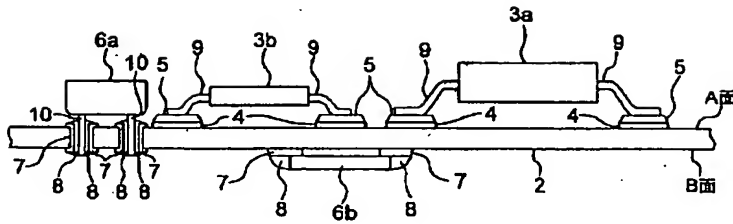
【図14】Sn-3Ag-0.7CuはんだにBiとInとを添加したときの20℃における伸びを示す図である。

【図15】Sn-3AgはんだにCuを添加したときの20℃における伸びを示す図である。

【符号の説明】

- 1 混載実装構造体
- 2 配線基板
- 3a QFP-LSI
- 3b SOP-LSI
- 4 電極
- 5 Sn-Ag-Cu-In-Biの5元系の鉛フリーはんだ
- 6a リード部品
- 6b チップ部品
- 7 電極
- 8 Sn-Ag-Cuの3元系の鉛フリーはんだ
- 9, 10 リード

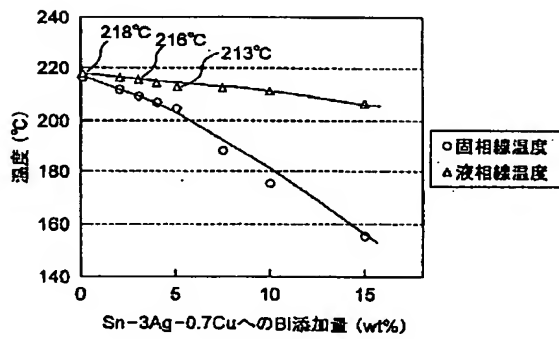
【図1】



【図1】

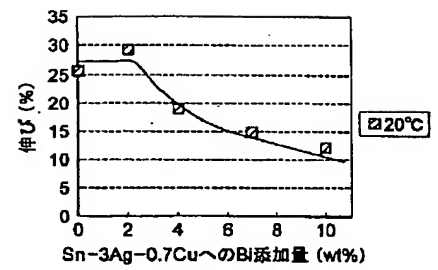
【図2】

【図2】



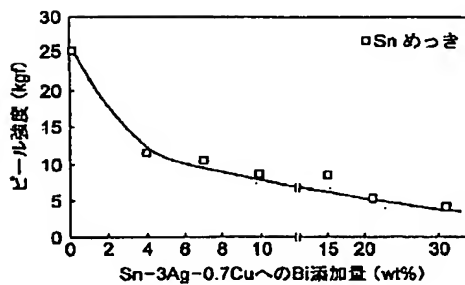
【図3】

【図3】



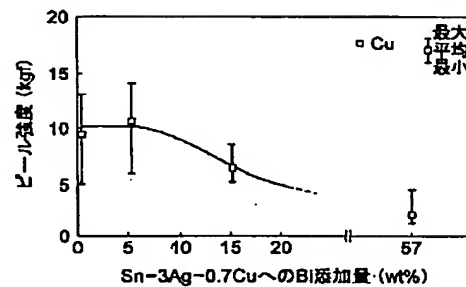
【図4】

【図4】



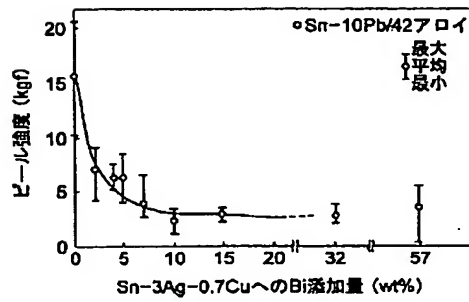
【図5】

【図5】



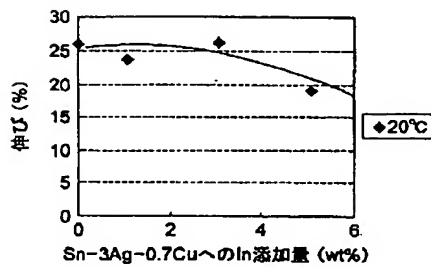
【図6】

【図6】



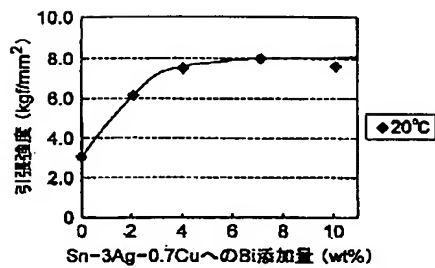
【図11】

【図11】



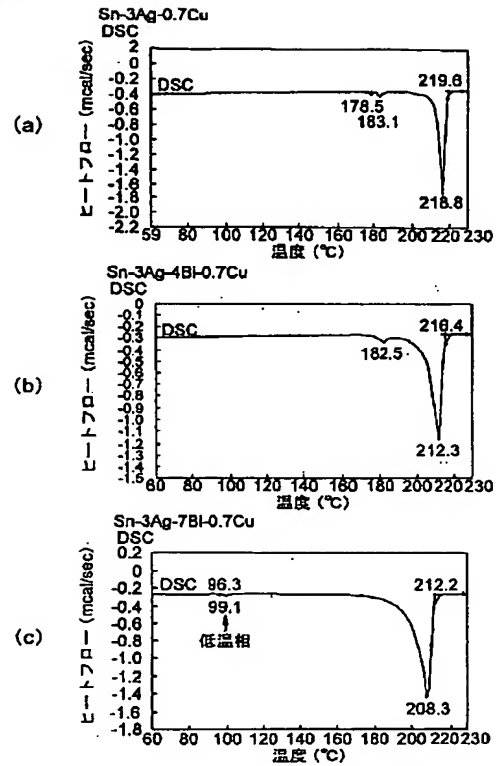
【図9】

【図9】



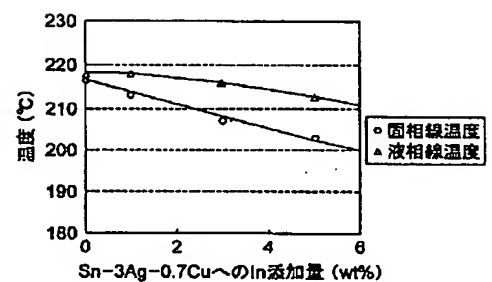
【図7】

【図7】

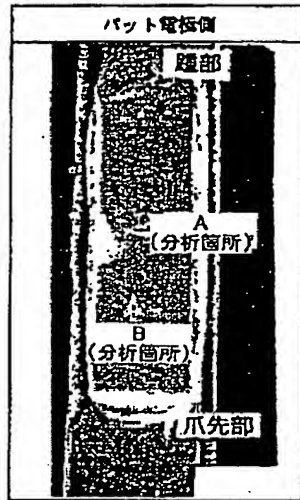


【図10】

【図10】



【図8】

【図8】
(a) 剥離の様子

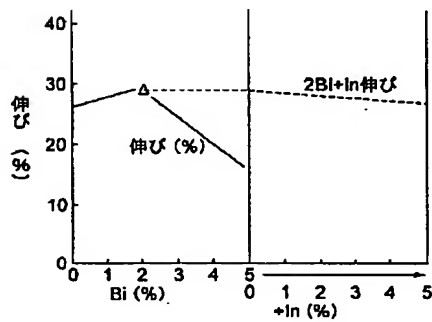
(b) バッド側A部分のEDX分析結果

Sn	Ag	Bi	Cu	Fe	Ni	Pb
35	0	46	1	1	0	17

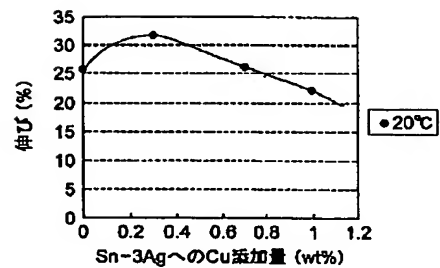
(wt%)

【図14】

【図14】

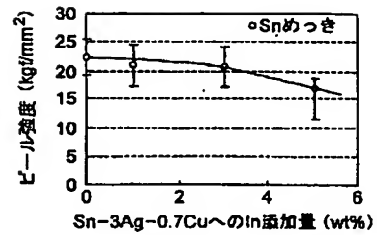


【図15】



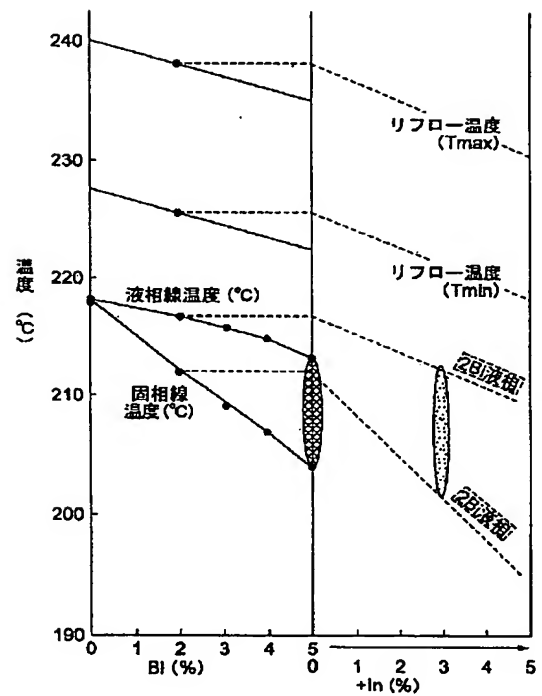
【図12】

【図12】



【図13】

【図13】



【図15】

フロントページの続き

(51) Int. Cl. 7	識別記号	F I	7-コード (参考)
H O 1 L 25/10		B 2 3 K 101:42	
25/11		H O 1 L 25/14	Z
25/18			
// B 2 3 K 101:42			

(72) 発明者 石田 寿治
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内
(72) 発明者 芹沢 弘二
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(72) 発明者 中塚 哲也
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内
Fターム(参考) 5E319 AA03 AB01 AB05 BB01 CC22
CC33 GG20